

Docket No.: 61355-023

PATENT

JCE872 U.S. PTO
10/091305



IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of

Kraisorn THRONGNUMCHAI, et al.

Serial No.:

Group Art Unit:

Filed: March 06, 2002

Examiner:

For: ON-CHIP TEMPERATURE DETECTION DEVICE

*2/PP
Wheresa
4-29-02*

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Commissioner for Patents
Washington, DC 20231

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicant hereby claims the priority of:

Japanese Patent Application 2001-090295, March 27, 2001

cited in the Declaration of the present application. A Certified copy is submitted herewith.

Respectfully submitted,

MCDERMOTT, WILL & EMERY

Robert L. Price
Robert L. Price
Registration No. 22,685

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 RLP:kjw
Date: March 6, 2002
Facsimile: (202) 756-8087

6/355-023

Kraisorn Throngnumchai
et al

日 本 国 特 許 庁
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年 3月27日

出 願 番 号
Application Number:

特願2001-090295

出 願 人
Applicant(s):

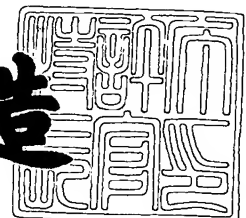
日産自動車株式会社

1c872 U.S. PTO
10/091305
03/06/02

2001年11月30日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3105483

【書類名】 特許願

【整理番号】 00-01009

【提出日】 平成13年 3月27日

【あて先】 特許庁長官 殿

【国際特許分類】 G01K 7/01

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区宝町2番地
日産自動車株式会社内

【氏名】 クライソン トロンナムチャイ

【発明者】

【住所又は居所】 神奈川県横浜市神奈川区宝町2番地
日産自動車株式会社内

【氏名】 下井田 良雄

【特許出願人】

【識別番号】 000003997

【氏名又は名称】 日産自動車株式会社

【代理人】

【識別番号】 100075753

【弁理士】

【氏名又は名称】 和泉 良彦

【電話番号】 03-3214-0502

【選任した代理人】

【識別番号】 100068353

【弁理士】

【氏名又は名称】 中村 純之助

【電話番号】 03-3214-0502

【手数料の表示】

【予納台帳番号】 084480

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9707175

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 オンチップ温度検出装置

【特許請求の範囲】

【請求項 1】

コレクタ端子、エミッタ端子、ベース端子を有するバイポーラ型のパワートランジスタと、

前記コレクタ端子およびベース端子と同じコレクタ端子およびベース端子を有し、前記エミッタ端子とは独立したミラーエミッタ端子を有するミラートランジスタと、

前記ミラートランジスタを流れるコレクタ電流および前記ベース端子と前記ミラーエミッタ端子間の電位差を測定し、前記コレクタ電流値と前記電位差の温度特性に基づいて前記パワートランジスタのチップ温度を演算する手段と、

を備えたことを特徴とするオンチップ温度検出装置。

【請求項 2】

コレクタまたはドレイン端子、エミッタまたはソース端子、ベースまたはゲート端子を有するバイポーラ型または I G B T を含む M O S 型のパワートランジスタと、

前記コレクタまたはドレイン端子および前記ベースまたはゲート端子と同じコレクタまたはドレイン端子およびベースまたはゲート端子を有し、前記エミッタまたはソース端子とは独立したミラーエミッタまたはミラーソース端子を有するミラートランジスタと、

前記ミラートランジスタを流れるコレクタまたはドレイン電流を一定にする制御手段と、

前記パワートランジスタがオフしている間にのみ前記ミラートランジスタのコレクタまたはドレインに前記一定の電流を流し、そのときの前記ベースまたはゲート端子と前記ミラーエミッタまたはミラーソース端子との間の電位差を測定し、前記電位差の温度特性に基づいて前記パワートランジスタのチップ温度を演算する手段と、

を備えたことを特徴とするオンチップ温度検出装置。

【請求項3】

前記ミラーエミッタまたはミラーソース端子の電位が前記エミッタまたはソース端子の電位と等しくなるように、前記ベースまたはゲート端子の電位を制御することにより、前記ミラートランジスタを流れるコレクタまたはドレイン電流が一定となるように制御することを特徴とする請求項2に記載のオンチップ温度検出装置。

【請求項4】

前記ベースまたはゲート端子の電位が前記エミッタまたはソース端子の電位と等しいか、または小さくなるように前記ミラーエミッタまたはミラーソース端子の電位を制御することにより、前記ミラートランジスタを流れるコレクタまたはドレイン電流が一定になり、かつ、前記パワートランジスタに電流が流れないように制御することを特徴とする請求項2に記載のオンチップ温度検出装置。

【請求項5】

前記ミラートランジスタのコレクタまたはドレインに一定の電流を、前記パワートランジスタがオフしている間における一定の短い期間にパルス状に流すことを特徴とする請求項2乃至請求項4の何れかに記載のオンチップ温度検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、誘導性負荷や抵抗負荷等を駆動するためのパワートランジスタにおいて、該パワートランジスタのチップ温度を安価に精度良く迅速に検出し、システム全体が安全に動作できるようにする技術に関する。

【0002】

【従来の技術】

従来からパワートランジスタを容易に取り扱えるようにするためには、過電流保護や過負荷（過温度）保護など各種の保護回路が必要不可欠であった。過電流保護のための電流検出手段としては主電流に比例した電流を流すためのミラートランジスタが使われ、また過負荷保護のためにはチップ温度検出手段が使われている。従来のチップ温度検出手段の一例としては、パワートランジスタ表面上に

形成されたポリシリコン薄膜内にダイオードを形成し、該ポリシリコンダイオードに順方向に一定の電流を流したときの順バイアス電圧の温度依存性を利用して温度を検知する方法が使われている。ポリシリコンダイオードはパワートランジスタから誘電体によって完全に分離されているため、相互に干渉しないので、扱いやすいという利点がある。

【0003】

【発明が解決しようとする課題】

しかし、上述のごとき従来技術においては、過電流、過負荷それぞれの保護のために別々の検出手段、即ちミラートランジスタとポリシリコンダイオードとの両方を用意する必要があり、その結果、パワートランジスタチップ上に占める表面積が大きくなる、という問題があった。

また、従来技術ではミラートランジスタ用のミラーエミッタ（またはソース、以下エミッタと呼ぶ）端子の他に、ポリシリコンダイオード用に2つ端子を必要とし、ポリシリコンダイオードの2つ端子からワイヤを張る必要がある。大電流を扱うパワートランジスタでは、特にエミッタワイヤをなるべく多数本、密にボンディングパッドに張る必要があるが、上記の構成ではポリシリコンダイオードワイヤの周囲においては、エミッタワイヤを密に張れなくなるという問題点があった。

【0004】

さらに、特開平6-252408号公報にあるような、本来ポリシリコンを用いない電流制御型素子をパワー素子として用いる場合には、上記のようなポリシリコンダイオード等の温度検出手段を設けるため、本来の半導体素子形成プロセス上は必要のなかったプロセスの増加をもたらし、製品コストが上昇するとともに、温度検出素子の上部のアルミ配線に段差が生じたり、素子本来の特性に悪影響を及ぼすという問題点があった。

また、温度検出用領域が存在することで本来の素子配置の対称性が悪くなり、素子特性への影響が避けられないというレイアウト上の問題も生じる。

【0005】

本発明は上記のごとき従来技術の問題を解決するためになされたものであり、

温度検出手段を別個に備える必要がなく、素子製造工程の増加やチップ面積の増大を抑えながら、オンチップによる高精度で迅速な温度検出が可能なオンチップ温度検出装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

上記の目的を達成するため、本発明においては過電流検出用のミラートランジスタを利用してチップ温度を検知できるように構成している。すなわち、請求項1に記載の発明においては、バイポーラ型のパワートランジスタがオンしているときに、ミラートランジスタを用いてこのときに流れているコレクタ電流を測定し、コレクタ電流とベース・エミッタ間電圧の温度特性（後記数1式）を利用してチップ温度を演算で推定するように構成している。なお、この構成は、例えば後記第1の実施例に相当する。

【0007】

また、請求項2、請求項3、請求項4に記載の発明においては、オフしているバイポーラ型パワートランジスタおよびIGBTを含むMOS型パワートランジスタの制御端子（ベースまたはゲート端子）に微少な電圧を意図的に印加し、これによりミラートランジスタのコレクタまたはドレインに微少な一定の電流を流し、このときのコレクタ電流と制御電圧（ベース・エミッタ間電圧）からチップ温度を演算で推定するように構成している。なお、この構成は、例えば後記第2、第3、第4、第6の実施例に相当する。

【0008】

また、請求項5に記載の発明においては、前記ミラートランジスタのコレクタまたはドレインに一定の電流を、前記パワートランジスタがオフしている間における一定の短い期間にパルス状に流すように構成している。なお、この構成は例えば後記第5の実施例に相当する。

【0009】

【発明の効果】

請求項1に記載の発明においては、ポリシリコンダイオード等の温度検出手段を別に用意する必要がなくなるので、素子製造工程の増加やチップ面積の増大を

抑えながらオンチップによる精度が良く迅速な温度検出が可能になる。また、エミッタワイヤを密に張れなくなる問題、プロセスの増加による製品コストの上昇やアルミ配線による段差の問題、および素子配置の対称性の悪化等の問題を全て解消することができる。

【0010】

また、請求項2、請求項3、請求項4に記載の発明においては、請求項1の効果に加えて、温度検出時の電流を小さくしているために寄生抵抗等の影響が少なく、温度測定の精度が良くなり、さらに温度推定の演算を簡単にできるという効果がある。また、バイポーラ型以外にMOSやIGBTのようなパワートランジスタにも適用でき、その応用範囲が広い。特に、請求項4に記載の発明においては、温度検出時にパワートランジスタのコレクタに電流を流さず、ミラートランジスタにのみ一定のコレクタ電流を流すようにしているため、温度測定のために流す電流を少なく抑えることができ、測定のために必要な電力をさらに少なくできる、という効果が得られる。

【0011】

また、請求項5に記載の発明においては、電流を短い期間しか流さないの、測定のために必要な電力をさらに少なくできる、という効果が得られる。

【0012】

【発明の実施の形態】

（第1の実施例）

図1は本発明における第1の実施例を示す回路図である。図1はカレントミラーを持つバイポーラ型パワートランジスタの回路図を示しており、1はパワートランジスタ、2は1と同じ構造で容量が小さいミラートランジスタ、3は駆動回路、4は負荷（例えば誘導性負荷または抵抗性負荷）、5は入力インピーダンスの高い増幅器（例えばオペアンプ）、6は温度演算部、7は飽和電流 I_{se} を温度 T の関数のマップとして記憶しているメモリ、8は比較器、 R は抵抗値が十分小さな検流抵抗、15は V_{be} 検出部、 I_{c1} はパワートランジスタ1のコレクタ電流、 I_{c2} はミラートランジスタ2のコレクタ電流、 V_{be} はパワートランジスタ1のベース・エミッタ間電圧（制御電圧とも記す）である。なお、比較器8は過

電流検出回路を構成する要素であり、本発明の温度検出とは直接的には関係しない。

【0013】

一般にバイポーラ型パワートランジスタのコレクタ電流 I_c はほぼ下記（数1）式を満足する。

$$I_c = I_{se} \times \exp(q V_{be} / n k T) \quad \dots (数1)$$

ただし、 n は1以上の実数（例えば1～2程度の値）であり、 q は電子の電荷量、 k はボルツマン定数、 T は温度である。

【0014】

（数1）式において、 I_{se} は飽和電流と呼ばれ、同一チップにおいては温度 T のみの関数になっている。従って製造時に各チップの I_{se} を温度の関数として測定し、記憶しておくことができる。

【0015】

本発明における第1の実施例では、上記の（数1）式を用いてバイポーラ型パワートランジスタのチップ温度を推定している。以下、説明する。パワートランジスタ1がオンしている間にパワートランジスタ1のコレクタに電流 I_{c1} が流れ、 I_{c1} に比例した電流 I_{c2} がミラートランジスタ2のコレクタを流れる。その電流 I_{c2} が検流抵抗 R を流れ、その結果 I_{c2} に比例した電圧が発生し、増幅器5によって増幅される。このようにミラートランジスタ2を使えば I_{c2} を容易に測定でき、したがって、それに比例するパワートランジスタ1のコレクタ電流 I_{c1} を容易に測定できる。一方、ベース・エミッタ間の電圧 V_{be} は V_{be} 検出部15で検出する。具体的には、例えば入力インピーダンスの高い増幅器（例えばオペアンプ）の2つの入力端子の一方をベース端子に、他方をエミッタ端子に、それぞれ接続すれば、増幅器の出力にベース・エミッタ間の電圧 V_{be} に対応した出力が得られる。

【0016】

上記のように I_c と V_{be} が測定できれば、上記（数1）式を用いてチップ温度 T を推定することができる。具体的な推定方法の一例を以下に述べる。先ず温度 T の初期推定値を T_0 とし、 T_0 と I_c から V_{be0} を計算し、 V_{be0} を V_{be} と比

較する。 V_{be0} が V_{be} より大きければ次期推定値として T_0 を大きくし、 V_{be0} が V_{be} より小さければ次期推定値として T_0 を小さくして、再度計算を行う。この計算を収束するまで繰り返せばチップ温度 T が得られる。この計算を温度演算部 6 で行なう。

【 0 0 1 7 】

以上に示した第 1 の実施例によれば、ポリシリコンダイオードのような温度測定手段を別に用意しなくても、過電流保護に使われているミラートランジスタ 2 だけでチップ温度を測定できる。そのためパワートランジスタの無効な表面積を減らすことができ、かつ、主エミッタワイヤを十分に密に張ることができるという効果が得られる。さらにポリシリコンによるプロセスの追加およびこれによって発生する諸問題をなくすることができる、という効果も得られる。

【 0 0 1 8 】

なお、図 1 の比較器 8 は過電流検出回路を構成する要素であり、コレクタ電流 I_{c2} (したがって I_{c1}) に比例する電圧 (検流抵抗 R の端子電圧) が所定の基準電圧 V_s 以上になると過電流検出信号を送出している。従来技術では、ミラートランジスタ 2 は上記の過電流検出機能のみに用いられていたが、本発明では上記のように、同じミラートランジスタ 2 を過温度検出用にも用いるように構成している。なお、図示は省略したが、同一のミラートランジスタ 2 を電流と温度両方の検知で共用するために、ミラートランジスタ 2 のエミッタを温度検出回路と過電流検出回路に切り替えて接続するスイッチを設けてもよい。

【 0 0 1 9 】

(第 2 の実施例)

前記第 1 の実施例には以下のような 2 つ問題がある。まず第 1 の問題は、図 2 の電流・電圧特性に示されているように前記 (数 1) 式は電流の比較的少ない領域のみで成立し、とくに電流が大きな領域では寄生抵抗等の影響が顕著になって、式からのずれが大きくなることである。また、第 2 の問題は、前記の温度推定演算の説明からもわかるように、温度推定のための計算が複雑で、処理能力の大きな演算装置が必要になることである。

【 0 0 2 0 】

以上述べた問題点に加えて、第1の実施例はバイポーラ型トランジスタにしか適用できず、その適用範囲が限定的である。一方、IGBT（絶縁ゲート型バイポーラトランジスタ）やパワーMOSFETなどのパワートランジスタでは、図2の点線に示されているように、その制御電圧（ゲート電圧、図では V_{be} ）が閾値電圧（図では V_{beon} ）より大きい領域では、（数1）式からのずれが大きくなるが、 V_{be} が V_{beon} よりも小さい範囲では、（数1）式が成立するので、温度の推定が可能である。

【0021】

図3は、本発明における第2の実施例を示す回路図である。図3において、9はオペアンプ（演算増幅器）、16は温度演算部、S1、S2はスイッチ、 $-V$ はパワートランジスタ1のエミッタを基準とした負の電圧源であり、その他、図1と同じ符号は同じものを示す。なお、図1における過電流検出用の比較器8は図示を省略している（以下の図面において同じ）。

【0022】

第2の実施例においては、パワートランジスタ1がオフしている期間の間にコレクタに微少な所定の電流を流し、そのときの制御電圧 V_{be} を測定するようにしている。

温度を測定するには、まずスイッチS1をオフ、スイッチS2をオンにする。すると、オペアンプ9の仮想接地によってミラートランジスタ2のエミッタ電位がパワートランジスタ1のエミッタ電位（ $=0V$ ）に等しくなる。その結果、検流抵抗Rに電圧Vがかかり、電流 V/R が流れる。この電流（ I_{c2} ）がミラートランジスタ2を流れ、またパワートランジスタ1にはこれに比例した電流（ I_{c1} ）が流れる。ここで検流抵抗Rを大きく設計しておけば、このときに流れる電流（ I_{c1} 、 I_{c2} ）を小さい値にすることができるので、図2において V_{be} が V_{beon} より小さい範囲で使えることになる。なお、この場合のベース・エミッタ間電圧 V_{be} はパワートランジスタ1とミラートランジスタ2とで同じ値となる。上記のベース・エミッタ間電圧 V_{be} を前記図1で説明したのと同じ方法で検出する。

【0023】

図4は、上記のようにして測定した V_{be} とチップ温度 T との関係を示す図である。図4に示すように、 V_{be} は T のほぼ線形な関数になっており、例えば近似式 $V_{be} = \alpha T + \beta$ （ただし α 、 β は定数）で示される。従ってこの場合には、 V_{be} を求めるだけで、上記近似式から四則演算のみを用いてチップ温度 T を計算できることになる。温度演算部16は上記の演算を行なって温度 T を求める回路またはソフトウェアである。

【0024】

以上に示した第2の実施例によって、第1の実施例と同様にポリシリコンダイオードのような温度測定手段を別に用意しなくても、過電流保護に使われているミラートランジスタを用いてチップ温度を測定することができる。その結果、パワートランジスタの無効な表面積を減らすことができ、また主エミッタワイヤを十分に密に張ることができ、さらにポリシリコンによるプロセスの追加およびこれによって発生する諸問題をなくすことができるという効果が得られる。

【0025】

加えて、第2の実施例には、電流を小さく絞っているために寄生抵抗等の影響が少なく、温度測定の精度が良くなり、さらに温度推定の演算を簡単にできるという特有の利点がある。また第2の実施例はバイポーラ型以外にMOSやIGBTのようなパワートランジスタにも適用でき、その応用範囲が広い。

【0026】

ただし、第2の実施例を適用するには以下の注意が必要になる。

まず、第2の実施例ではパワートランジスタ1がオフしているときにしか温度を測定できない。しかし、チョッパやコンバータやインバータのような回路の場合には、パワートランジスタ1は所定の周期でオン・オフを繰り返す（例えばPWM制御）ので、そのオフ期間に温度計測を行なうように構成すれば、オフ期間中にしか温度を測定できなくても問題になることはない。

【0027】

また、第2の実施例ではパワートランジスタ1がオフしている間に、温度を測定するためにコレクタに微少な電流を流すようになっている。オフしているパワートランジスタ1のコレクタには大きな電圧がかかっており、微少であっても電

流が流れることによって大きな電力が消費される。この無駄な消費電力をなるべく減らすには検流抵抗 R を十分に大きく設計しておき、温度測定のために流す電流を十分絞っておくことが必要である。

【0028】

(第3の実施例)

図5は、本発明における第3の実施例を示す回路図である。図5において、10はオペアンプであり、その他、図3と同じ符号は同じものを示す。この実施例でも、パワートランジスタ1がオフしている期間の間にコレクタに微少な所定の電流を流し、そのときのミラートランジスタ2の制御電圧 V_{be} （ベース・エミッタ間電圧）を測定するようにしている。ただし、この実施例の場合にはパワートランジスタ1とミラートランジスタ2とで V_{be} の値は異なる。

【0029】

温度を測定するには、まず、スイッチ S_1 をオフ、スイッチ S_2 をオンにする。すると、オペアンプ10の仮想接地によってミラートランジスタ2のエミッタ電位が $-V_1$ と等しくなり、その結果、検流抵抗 R には電圧 $(V - V_1)$ が印加され、電流 $(V - V_1) / R$ が流れる。この電流 (I_{c2}) がミラートランジスタ2を流れる。検流抵抗 R を大きく設計しておけばこのときに流れる電流を小さくでき、図中に示すミラートランジスタ2の制御電圧 V_{be} を閾値 V_{beon} よりも小さくできる。このようにして測定した V_{be} とチップ温度 T の関係は前記図4に示したようになり、 V_{be} は T のほぼ線形な関数になっている。従ってこの場合も第2の実施例と同様に V_{be} から四則演算のみでチップ温度 T を計算でき、第2の実施例と同様な効果が得られる。

【0030】

加えて、第3の実施例では、パワートランジスタ1のベース・エミッタ間にかかる電圧は $(V_{be} - V_1)$ となり、ミラートランジスタ2のベース・エミッタ間電圧 V_{be} とは異なる。ここで $-V_1$ を十分に大きな負の電圧に設計しておけば、パワートランジスタ1のベース・エミッタ間電圧を0Vまたは負にすることができ、このようにしておけば温度測定のためにミラートランジスタ2に電流を流してもパワートランジスタ1に電流が流れることはなく、従って温度測定のため

に流す電流を少なくすることができる。その結果、第 3 の実施例は第 2 の実施例よりもさらに温度測定のための無駄な消費電力を減らすことができる。

【0031】

(第 4 の実施例)

図 6 は、本発明における第 4 の実施例の回路図である。図 6 において、11 は MOSFET、S3 はスイッチであり、破線で囲んだ部分 12 は $-V_2$ を設定する電圧設定回路である。その他、図 3 と同符号は同じものを示す。

【0032】

図 6 の回路では、前記図 5 とは異なる方法でパワートランジスタ 1 がオフしている期間にミラートランジスタ 2 のみに微少な電流を流し、そのときの制御電圧 V_{be} を測定するようにしている。

【0033】

温度を測定するには、第 3 の実施例と同じように、まずスイッチ S1 をオフ、スイッチ S3 をオンにする。スイッチ S3 がオンになるとパワートランジスタ 1 がオフし、電流が流れることはない。MOSFET 11 のゲートには電圧 ($V - V_2$) が印加される。その結果、MOSFET 11 にはゲート電圧によって決まる一定の電流が流れる。この電流がミラートランジスタ 2 を流れる。($V - V_2$) を小さく設計しておけば、このときに流れる電流を小さくことができ、ミラートランジスタ 2 の制御電圧 V_{be} を閾値 V_{beon} より小さくできる。このようにして測定した V_{be} とチップ温度 T の関係は、これまでと同様に図 4 のようになり、 V_{be} は T のほぼ線形な関数になっている。従って、この場合も第 2 や第 3 の実施例と同様に V_{be} から四則演算のみで T を計算でき、同様な効果が得られる。

【0034】

また、この場合でも第 3 の実施例と同様に温度測定のためにミラートランジスタ 2 に電流を流してもパワートランジスタ 1 に電流が流れることはなく、従って温度測定のために流す電流を少なくことができ、温度測定のための無駄な消費電力を減らすことができる。

【0035】

さらに第 4 の実施例は、第 3 の実施例と異なり、ミラートランジスタ 2 のエミ

ツタからベースへのフィードバックループを持っていない。従って、第4の実施例のほうが回路の安定性や応答性が第3の実施例のそれより優れている。

【0036】

なお、図6において、MOSFET11のゲートに与える電圧(-V2)は、図6に-V2と示しているように図示しない外部回路から与えても良いが、破線で囲んだ電圧設定回路12を用いると、さらに精度を向上させることができる。すなわち、外部から一定電圧-V2を与えた場合には、MOSFET11の温度特性によって、温度が変化すると電流Ibが変化し、温度検知精度が低下するおそれがある。そのため、MOSFET11と同じMOSFETを用いて電圧設定回路12をオンチップで形成すれば、MOSFET11の温度変化に応じて電圧-V2も変化するので、温度が変化しても電流Ibを一定に保つことができる。

【0037】

(第5の実施例)

図7は、本発明の第5の実施例を示す図であり、本発明の第2、第3、第4の実施例における温度測定のコイルングチャートを示す。上記の各実施例においては、前記のようにパワートランジスタ1がオフしている期間にミラートランジスタ2のコレクタに微少な電流を流し、そのときの制御電圧Vbeを測定することでチップ温度を測定するように構成している。その際、電流を流すことによって電力が消費される。この消費電力を抑えるには、図7に示すように、オフ期間中で所定の短い期間だけにパルス状に測定のための電流を流すようにし、それ以外の期間には測定を行わないようにする。

【0038】

(第6の実施例)

図8は、本発明における第6の実施例を示す回路図である。図8において、13、14はMOSFET、S4はスイッチであり、その他、図6と同符号は同じものを示す。

【0039】

図8は、図6に示した実施例とほとんど同じ構成になっているが、温度測定のための電流Ic2をIc21とIc22の2種類に設定した点が異なっている。そ

の切り替えのためにスイッチ S4 が設けられている。電流 I_{c21} が流れているときの制御電圧を V_{be1} 、電流 I_{c22} が流れているときの制御電圧を V_{be2} とすると、その差 ($V_{be1} - V_{be2}$) と下記 (数2) 式を用いて温度を算出することができる。

【0040】

$$I_{c21} / I_{c22} = \exp \{ q (V_{be1} - V_{be2}) / n k T \} \quad \dots (数2)$$

(数2) 式からわかるように、電流比と制御電圧差の関係はチップ温度以外はすべて物理定数のみで決まる。従ってこれを使った測定はプロセスや個体差などのばらつきを含まず、測定を精度良く行うことができる。

【0041】

ただし、この実施例を適用するには電圧を2回測定する必要がある、時間がかかる場合がある。その場合、例えば電源を入れるときだけ電流比と制御電圧差の関係を用いて温度を測定し、この値を用いてチップの個体差などを補償するための補正係数を算出しておき、補正係数を算出できた後は、例えば図6に示した実施例と同じように一つだけの電流と制御電圧の関係だけで温度を算出するように構成してもよい。

【0042】

以上説明したとおり、本発明においては、過電流検出用のミラートランジスタを利用してチップ温度を検知できるように構成しているので、チップ温度検出手段としてのポリシリコンダイオードが不要になり、これによってチップの無駄面積の増大およびコストアップを防ぎ、さらに素子本来の特性に悪影響を与えないようにできる。

【図面の簡単な説明】

【図1】

本発明の第1の実施例を示す回路図。

【図2】

コレクタ電流と制御電圧（ベース・エミッタ間電圧） V_{be} の関係を示す図。

【図3】

本発明の第2の実施例を示す回路図。

【図 4】

ベース・エミッタ間電圧 V_{be} とチップ温度 T との関係を示す図。

【図 5】

本発明の第 3 の実施例を示す回路図。

【図 6】

本発明の第 4 の実施例を示す回路図。

【図 7】

本発明の第 5 の実施例を示すタイミングチャート。

【図 8】

本発明の第 6 の実施例を示す回路図。

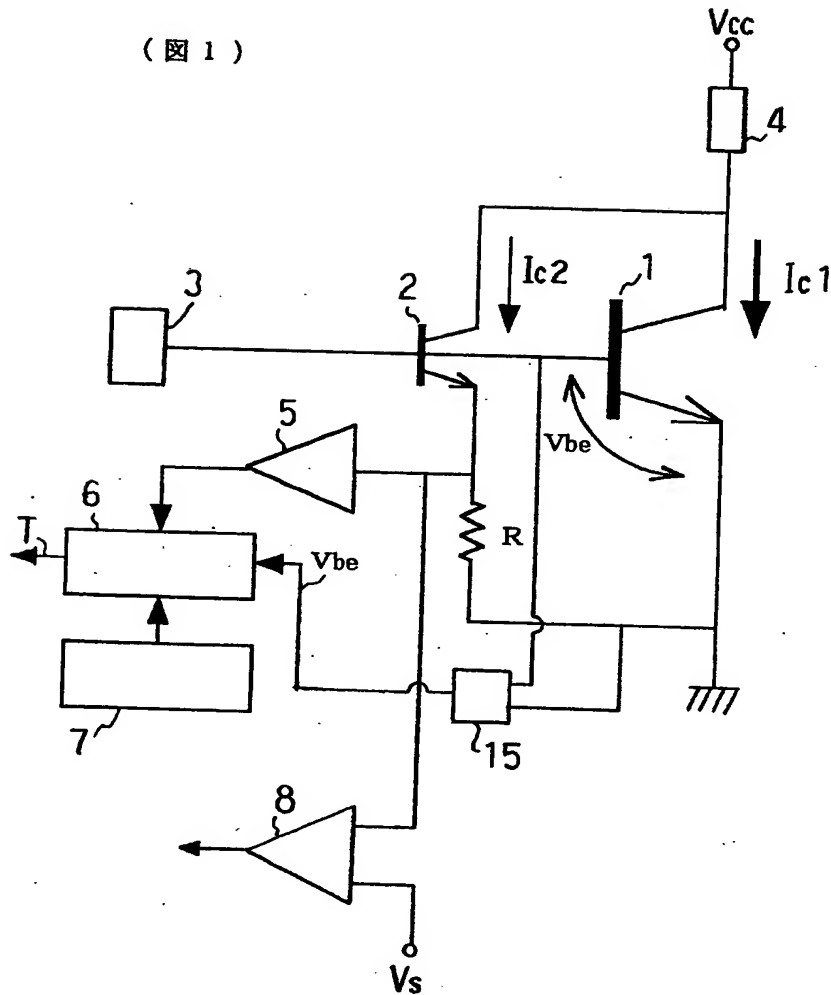
【符号の説明】

- | | |
|-----------------------------------|----------------|
| 1 … パワートランジスタ | 2 … ミラートランジスタ |
| 3 … 駆動回路 | 4 … 負荷 |
| 5 … 増幅器 | 6 … 温度演算部 |
| 7 … メモリ | 8 … 比較器 |
| 9、10 … オペアンプ | 11 … MOSFET |
| 12 … 電圧設定回路 | 13、14 … MOSFET |
| 15 … V_{be} 検出部 | 16 … 温度演算部 |
| S1、S2、S3、S4 … スイッチ | R … 検流抵抗 |
| -V … パワートランジスタ 1 のエミッタを基準とした負の電圧源 | |
| Ic1 … パワートランジスタ 1 のコレクタ電流 | |
| Ic2 … ミラートランジスタ 2 のコレクタ電流 | |
| V_{be} … ベース・エミッタ間電圧 | |

【書類名】 図面

【図1】

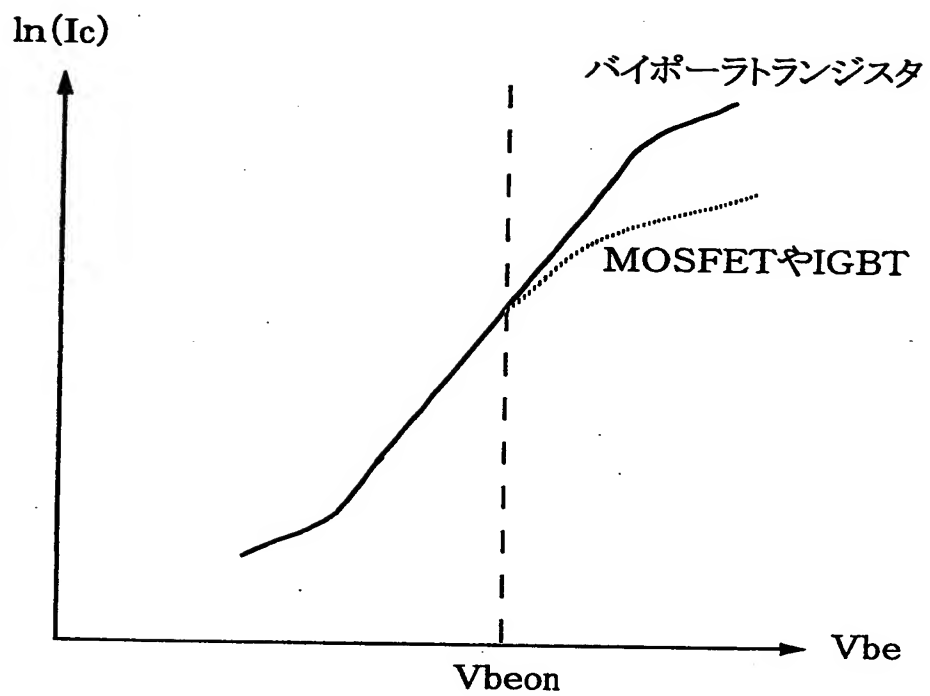
(図1)



- 1…パワートランジスタ 2…ミラートランジスタ
 3…駆動回路 4…負荷
 5…増幅器 6…温度演算部
 7…メモリ 8…比較器
 R…検流抵抗 15…Vbe検出部
 Ic1…パワートランジスタ1のコレクタ電流
 Ic2…ミラートランジスタ2のコレクタ電流
 Vbe…ベース・エミッタ間電圧

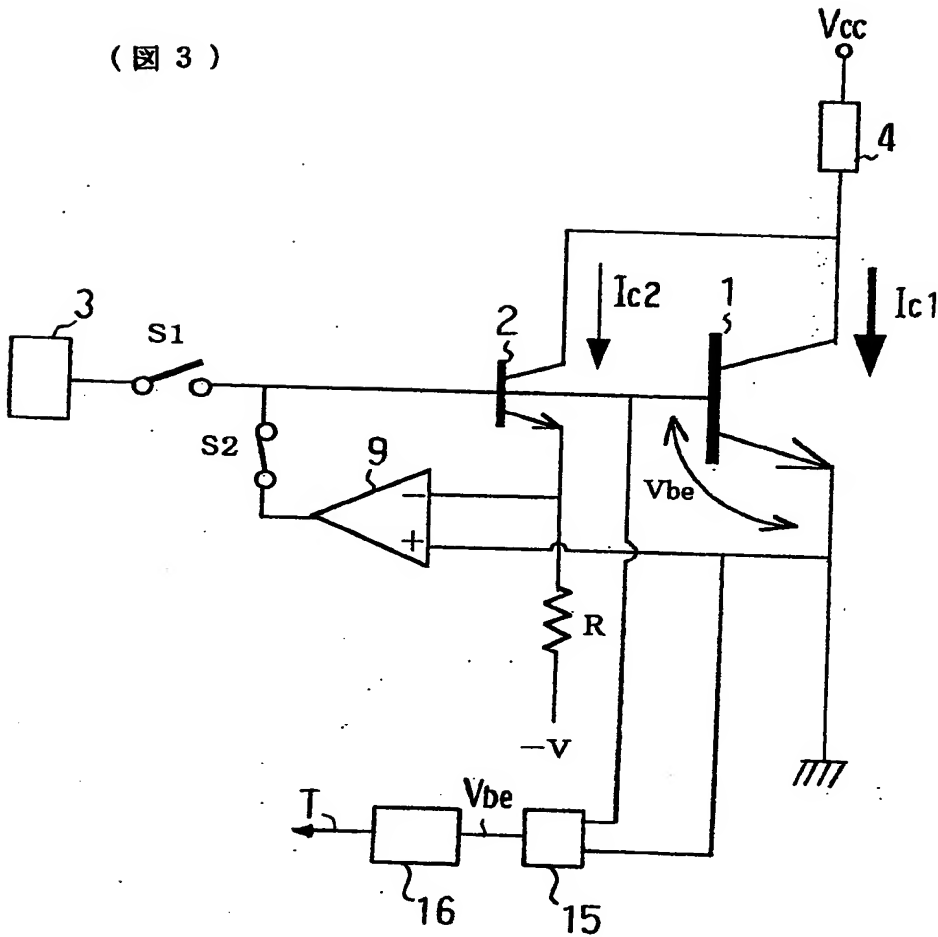
【図2】

(図2)



【図3】

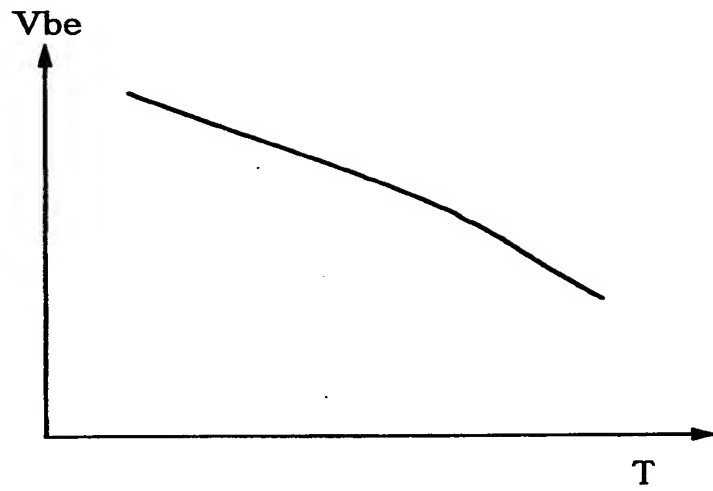
(図3)



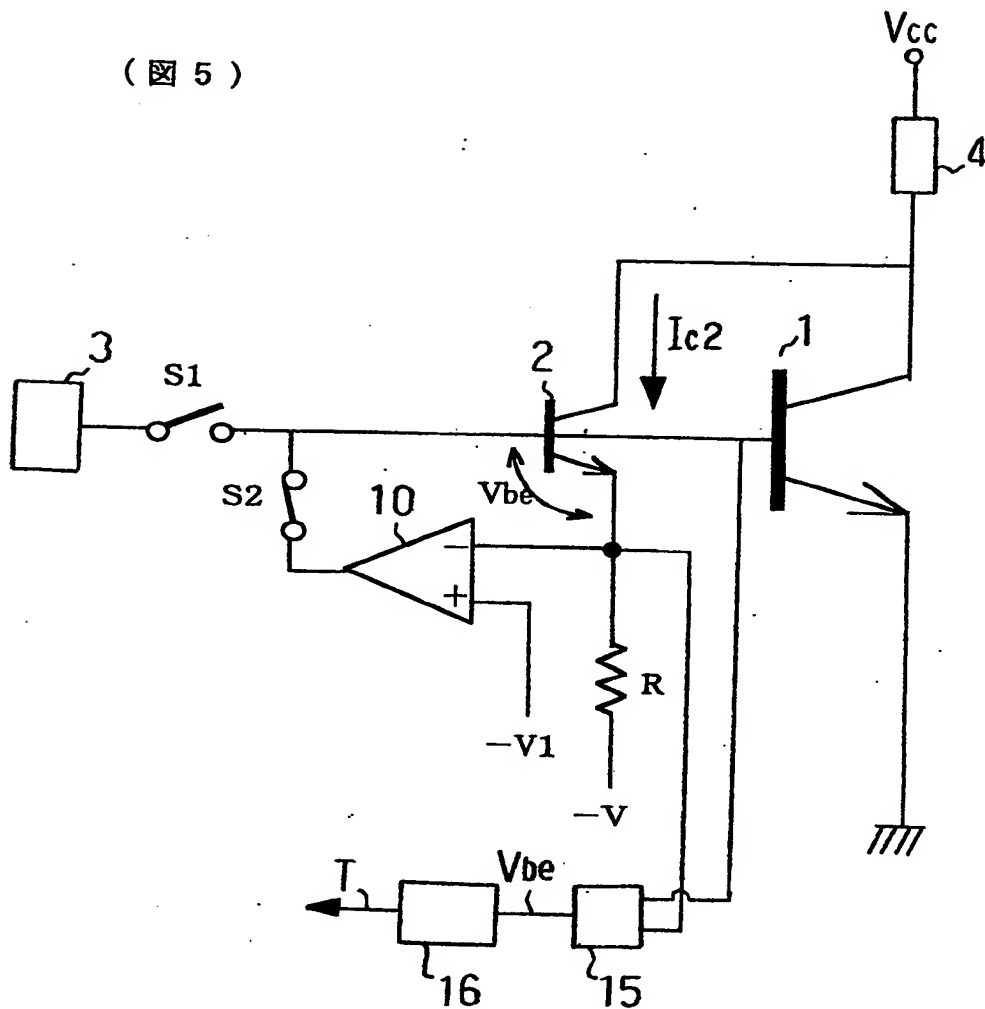
- | | |
|-----------------------|-------------|
| 1…パワートランジスタ | 2…ミラートランジスタ |
| 3…駆動回路 | 4…負荷 |
| 9…オペアンプ | 15…Vbe検出部 |
| 16…温度演算部 | |
| S1、S2…スイッチ | R…検流抵抗 |
| Ic1…パワートランジスタ1のコレクタ電流 | |
| Ic2…ミラートランジスタ2のコレクタ電流 | |
| Vbe…ベース・エミッタ間電圧 | |

【図 4】

(図 4)



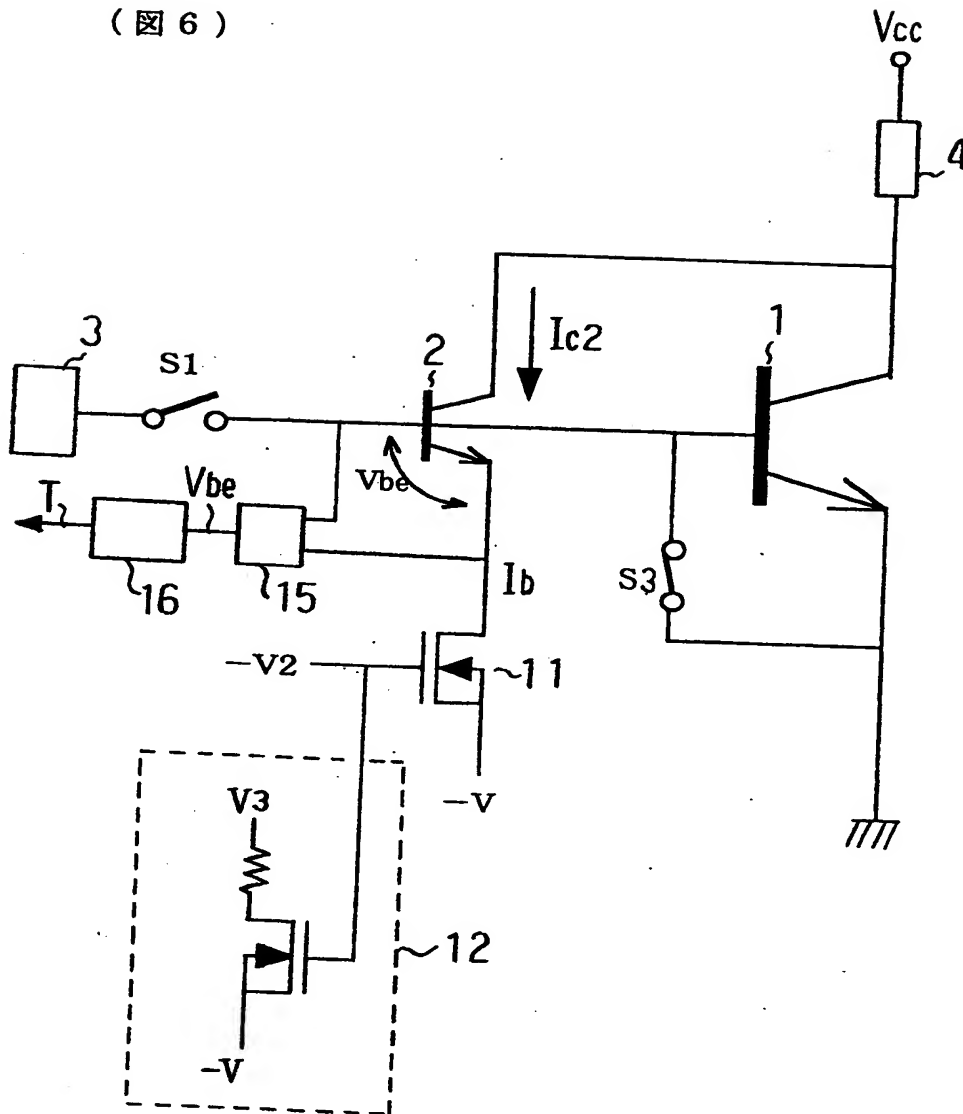
【図5】



- | | |
|-----------------------------|------------------|
| 1…パワートランジスタ | 2…ミラートランジスタ |
| 3…駆動回路 | 4…負荷 |
| 10…オペアンプ | 15… V_{be} 検出部 |
| 16…温度演算部 | |
| S1、S2…スイッチ | R…検流抵抗 |
| I_{c2} …ミラートランジスタ2のコレクタ電流 | |
| V_{be} …ベース・エミッタ間電圧 | |

【図6】

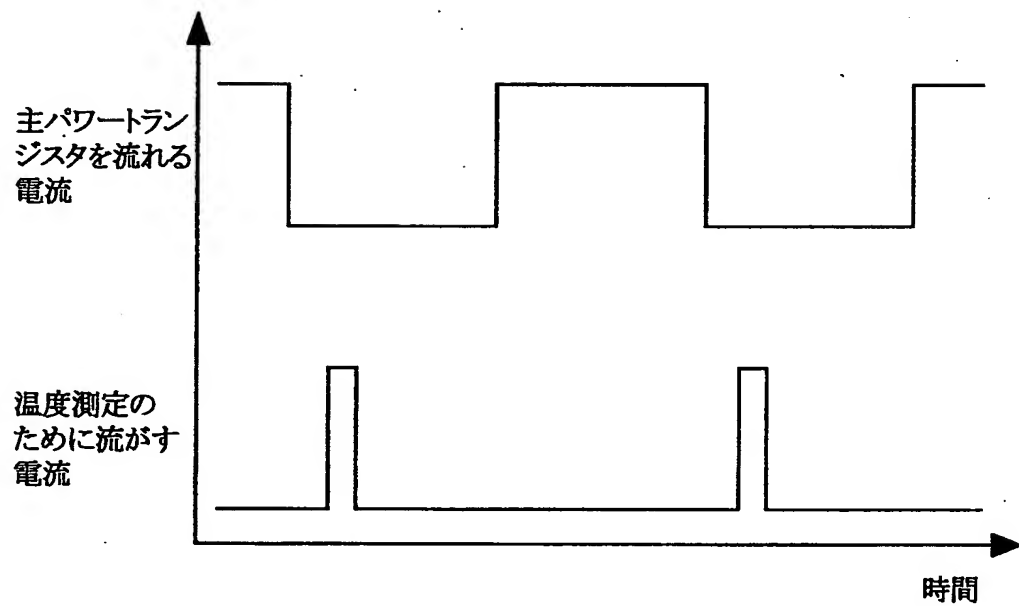
(図6)



- 1…パワートランジスタ 2…ミラートランジスタ
 3…駆動回路 4…負荷
 11…MOSFET 12…電圧設定回路
 S1、S3…スイッチ R…検流抵抗
 Ic2…ミラートランジスタ2のコレクタ電流
 Vbe…ベース・エミッタ間電圧
 15…Vbe検出部 16…温度演算部

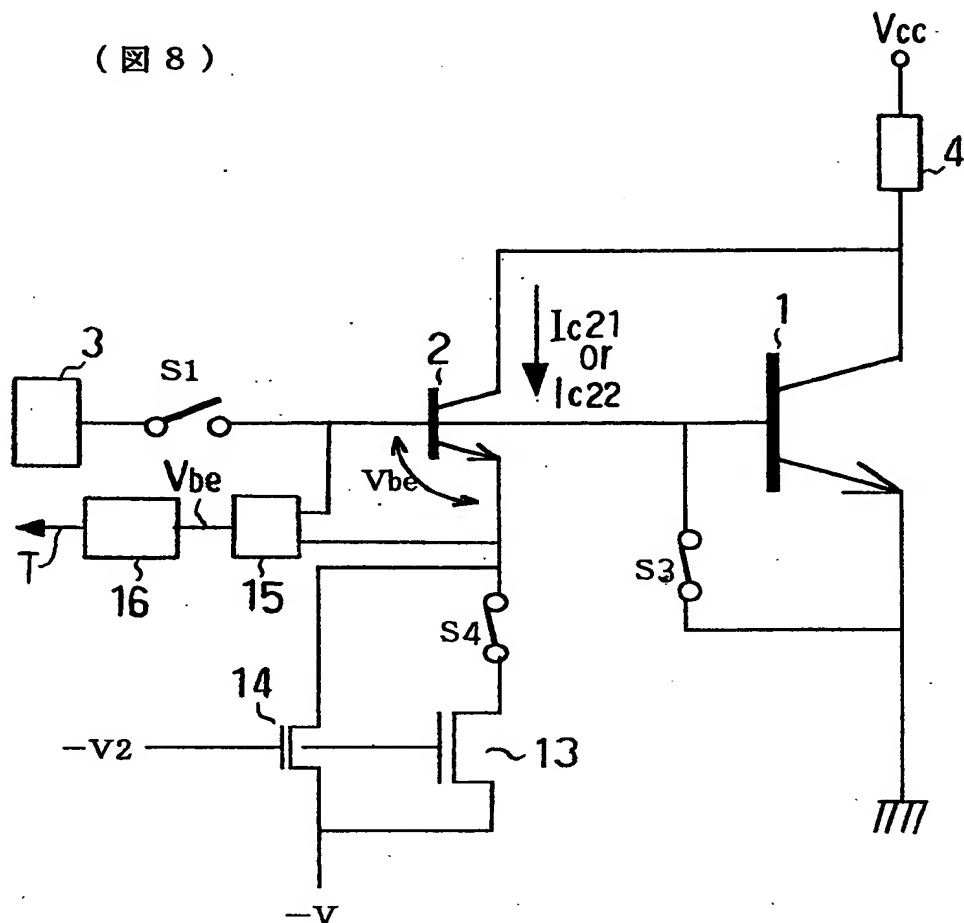
【図 7】

(図 7)



【図 8】

(図 8)



- 1 … パワートランジスタ 2 … ミラートランジスタ
 3 … 駆動回路 4 … 負荷
 13、14 … MOSFET
 S1、S3、S4 … スイッチ R … 検流抵抗
 I_{c21} 、 I_{c22} … ミラートランジスタ 2 のコレクタ電流
 V_{be} … ベース・エミッタ間電圧
 15 … V_{be} 検出部 16 … 温度演算部

【書類名】 要約書

【要約】

【課題】 温度検出手段を別個に備える必要がなく、素子製造工程の増加やチップ面積の増大を抑えながら、オンチップによる高精度で迅速な温度検出が可能なオンチップ温度検出装置を提供する。

【解決手段】 過電流検出用のミラートランジスタを利用し、バイポーラ型のパワートランジスタ1がオンしているときに、ミラートランジスタ2を用いてこのときに流れているコレクタ電流を測定し、コレクタ電流とベース・エミッタ間電圧の温度特性（数1式）を用いてチップ温度を演算で推定するオンチップ温度検出装置。ポリシリコンダイオード等の温度検出手段を別に用意する必要がなくなるので、素子製造工程の増加やチップ面積の増大を抑えながらオンチップによる精度が良く迅速な温度検出が可能になる。

【選択図】 図1

特2001-090295

出 願 人 履 歴 情 報

識別番号

[000003997]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

神奈川県横浜市神奈川区宝町2番地

氏 名

日産自動車株式会社